

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

Mitsuru Obara et al

Application No.: 09/427,114

Filed: October 26, 1999

For: DATA PROCESSING SYSTEM  
HAVING PLURALITY OF  
PROCESSORS AND EXECUTING  
SERIES OF PROCESSING IN  
PRESCRIBED ORDER



) Group Art Unit: 2756

) Examiner: Unassigned

RECEIVED  
DEC - 6 1999  
TC 2750 MAIL ROOM

CLAIM FOR CONVENTION PRIORITY

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior application in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed:

Japanese Patent Application No. 10-311381;

Filed: October 30, 1998.

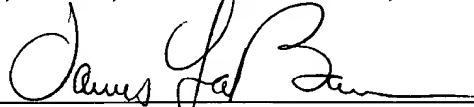
In support of this claim, enclosed is a certified copy of the prior foreign application. This application is referred to in the oath or declaration. Acknowledgment of receipt of this certified copy is requested.

Respectfully submitted,

BURNS, DOANE, SWECKER & MATHIS, L.L.P.

Date:

By:

  
James A. LaBarre  
Registration No. 28,632

P.O. Box 1404  
Alexandria, Virginia 22313-1404  
(703) 836-6620

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1998年10月30日

出 願 番 号

Application Number:

平成10年特許願第311381号

出 願 人

Applicant (s):

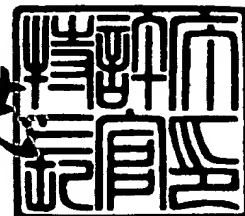
ミノルタ株式会社



1999年 6月18日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志



出証番号 出証特平11-3043476

【書類名】 特許願

【整理番号】 1980856

【提出日】 平成10年10月30日

【あて先】 特許庁長官殿

【国際特許分類】 G06T 1/00  
G06T 5/00

【発明の名称】 データ処理装置

【請求項の数】 6

【発明者】

    【住所又は居所】 大阪府中央区安土町二丁目3番13号大阪国際ビル ミ  
                        ノルタ株式会社内

    【氏名】 小原 満

【発明者】

    【住所又は居所】 大阪府中央区安土町二丁目3番13号大阪国際ビル ミ  
                        ノルタ株式会社内

    【氏名】 澤田 健一

【発明者】

    【住所又は居所】 大阪府中央区安土町二丁目3番13号大阪国際ビル ミ  
                        ノルタ株式会社内

    【氏名】 石川 淳史

【発明者】

    【住所又は居所】 大阪府中央区安土町二丁目3番13号大阪国際ビル ミ  
                        ノルタ株式会社内

    【氏名】 石黒 和宏

【特許出願人】

    【識別番号】 000006079

    【住所又は居所】 大阪府中央区安土町二丁目3番13号大阪国際ビル

    【氏名又は名称】 ミノルタ株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100096792

【弁理士】

【氏名又は名称】 森下 八郎

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9716296

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 データ処理装置

【特許請求の範囲】

【請求項 1】 入力データに一連の処理を非同期で施す複数の処理部と、  
前記複数の処理部それぞれで処理した処理データと前記一連の処理のうち処理済の処理を示す処理履歴とを入力データに対応して記憶する記憶手段とを備えた、データ処理装置。

【請求項 2】 前記一連の処理は、前記入力データの属性を判別する判別処理を含み、

前記判別処理が施されて所定の属性と判別された前記入力データに対しては、前記一連の処理の順番を変更して前記処理履歴が記憶されることを特徴とする、請求項 1 に記載のデータ処理装置。

【請求項 3】 入力データに一連の処理を非同期で施す複数の処理部と、  
前記複数の処理部それぞれで処理した処理データを前記入力データに対応して 1 つ記憶する領域と、前記一連の処理のうち処理済の処理を示す処理履歴を所定数の前記入力データに対して 1 つ記憶する領域とを有する記憶手段とを備えた、データ処理装置。

【請求項 4】 前記一連の処理は、前記入力データの属性を判別する判別処理を含み、

前記判別処理が施されて前記所定数の前記入力データのすべてが所定の属性と判別されたとき、前記所定の前記入力データに対しては、前記一連の処理の順番を変更して前記処理履歴が記憶されることを特徴とする、請求項 3 に記載のデータ処理装置。

【請求項 5】 前記複数の処理部は、前記記憶手段に記憶された前記処理履歴に基づき、前記記憶手段に記憶された処理データの中から自己が処理する処理データを決定することを特徴とする、請求項 1 から 4 のいずれかに記載のデータ処理装置。

【請求項 6】 前記記憶手段に記憶された前記処理履歴に基づき、前記複数の処理部それぞれに対して前記記憶手段に記憶された前記処理データの中から処

理すべきデータを指示する動作制御手段をさらに備えた、請求項 1 から 4 のいずれかに記載のデータ処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明はデータ処理装置に関し、複数の処理部で複数の処理を所定の順序に従って実行するデータ処理装置に関する。

【0002】

【従来の技術】

図 18 は、従来のデータ処理装置の概要を示すブロック図である。従来のデータ処理装置は、MPU 1 と、画像入力装置 2 と、Log 変換、MTF 補正、ガンマ補正、2 値化の 4 つの処理をそれぞれ行なう処理部 3～6 と、画像出力装置 7 とを含む。

【0003】

画像入力装置 2 は、CCD 等の光電変換素子とこれを走査する駆動系および A/D 変換器からなり、たとえば連続階調画像と線画等からなる混在原稿をスキャンして標本化アナログ信号を生成し、A/D 変換器にてその標本化アナログ信号を 1 画素がたとえば 8 ビット（256 階調）の値を持つ連続階調反射率データとして量子化し、デジタル信号を出力する。

【0004】

処理部 3 は、Log 変換処理を行なう。Log 変換処理とは、画像入力装置 2 から出力される連続階調反射率データと Log 関係にある 8 ビット連続階調濃度データを算出する処理である。

【0005】

処理部 4 は、MTF 補正処理を行なう。MTF 補正処理とは、先鋭度補正であり、処理部 3 で Log 変換処理を施して得られる 8 ビット連続階調濃度データに先鋭度補正を、たとえばラプラシアンフィルタ等のデジタルフィルタを用いて行なう処理である。

【0006】

処理部 5 は、ガンマ補正処理を行なう。ガンマ補正処理は、データ処理装置全体として望ましガンマ特性を実現するために、画像入力装置 2 と画像出力装置 7 との階調カーブの差異を補正する処理である。たとえば、256ワード8ビットのLUT（ルックアップテーブル）を用いて、非線形ガンマ補正データを出力する処理である。ガンマ補正処理は、操作者が自己の望ましいガンマ特性を設定するためにも行なうことができる。

#### 【0007】

処理部 6 は、2 値化処理を行なう。2 値化処理は、ガンマ補正された 8 ビット連続階調濃度データを明暗に応じた 1 ビットの 2 値データに変換する処理である。2 値化処理には、たとえば誤差拡散 2 値化方式等の面積階調 2 値化法が用いられる。

#### 【0008】

画像出力装置 7 は、電子写真プリンタあるいはインクジェットプリンタ等のプリンタであり、紙などの出力媒体に処理部 6 で 2 値化された 1 ビットの 2 値データを印字する。

#### 【0009】

このように従来のデータ処理装置は、画像入力装置 2 で入力された画像データが、処理部 3 ～ 6 で 1 つの画素データごとに順に処理が施される。画像入力装置 2 と、処理部 3 ～ 6 と、画像出力装置 7 との間で画素データの入出力の同期をとるために、1 つの画素データごとに対応した画素クロックがクロック発振器（図示しない）により発生され、画像入力装置 2、処理部 3 ～ 6、画像出力装置 7 が、画素クロックに同期して動作する。

#### 【0010】

##### 【発明が解決しようとする課題】

しかしながら、従来のデータ処理装置は、画像入力装置 2、処理部 3 ～ 6、画像出力装置 7 のそれぞれが画素クロックに同期して動作するようにしているため、画素クロックは画像入力装置 2 と処理部 3 ～ 6 と画像出力装置 7 のうちで最も動作速度の遅いものに合わせて発生させなければならなかった。このため、ボトルネックとなる処理部に合わせて回路を構成しなければならず、回路設計が困難

であった。

【0011】

この問題に対応するため、画像入力装置2と処理部3～6と画像出力装置7のそれぞれを独立のクロックで動作させることができるように、非同期で接続する回路を構成することが考えられる。図19は、処理ブロックを非同期で接続した回路の構成を説明するためのブロック図である。図19を参照して、処理ブロックA、B、Cは、それぞれ固有のクロックで動作して処理を行なうことができる。

【0012】

ただしこの場合には、処理ブロック間でデータを直接授受することができないため、ブロック間に所定容量のバッファメモリを備える必要がある。バッファメモリを備えることで、処理ブロック間の処理速度の差を吸収することができる。

【0013】

このように、処理ブロック間を非同期で接続した場合には、図18に示した画像入力装置2と処理ブロック3～6と画像出力装置7とを同期して動作するように接続する場合に比べて、ボトルネックとなる処理部等がデータ処理装置の処理速度を決定してしまうようなことにはならない。しかし、バッファメモリが必要となるため、コストアップとなる。また、バッファメモリには2つの処理ブロックからのデータの書込と読出が発生するため、処理ブロック間でいずれか1つの処理ブロックがバッファメモリへアクセスするように調停する処理を、各処理ブロックで行なうか、もしくはバッファメモリごとに備えたコントローラで行なわなければならないという問題があった。

【0014】

この発明は上述の問題点を解決するためになされたもので、メモリ容量の削減および原価低減を可能としたデータ処理装置を提供することを目的とする。さらに、複数のプロセッサを用いた非同期処理の制御を容易にし、データの高速処理が可能なデータ処理装置を提供することを目的とする。

【0015】

【課題を解決するための手段】

この発明のある局面によるデータ処理装置は、入力データに一連の処理を非同期で施す複数の処理部と、複数の処理部それぞれで処理した処理データと一連の処理のうち処理済の処理を示す処理履歴とを入力データに対応して記憶する記憶手段とを備える。

## 【0016】

好ましくはデータ処理装置は、一連の処理は、入力データの属性を判別する判別処理を含み、判別処理が施されて所定の属性と判別された入力データに対しては、一連の処理の順番を変更して処理履歴が記憶されることを特徴とする。

## 【0017】

この発明の他の局面によるデータ処理装置は、入力データに一連の処理を非同期で施す複数の処理部と、複数の処理部それぞれで処理した処理データを入力データに対応して1つ記憶する領域と、一連の処理のうち処理済の処理を示す処理履歴を所定数の入力データに対して1つ記憶する領域とを有する記憶手段とを備える。

## 【0018】

好ましくはデータ処理装置は、一連の処理は、入力データの属性を判別する判別処理を含み、判別処理が施されて所定数の入力データのすべてが所定の属性と判別されたとき、所定の入力データに対しては、一連の処理の順番を変更して処理履歴が記憶されることを特徴とする。

## 【0019】

好ましくデータ処理装置は、複数の処理部は、記憶手段に記憶された処理履歴に基づき、記憶手段に記憶された処理データの中から自己が処理する処理データを決定することを特徴とする。

## 【0020】

さらに好ましくはデータ処理装置は、記憶手段に記憶された処理履歴に基づき、複数の処理部それぞれに対して記憶手段に記憶された処理データの中から処理すべきデータを指示する動作制御手段をさらに備える。

## 【0021】

これらの発明によれば、メモリ容量の削減および原価低減を可能としたデータ

処理装置を提供することができる。さらに、複数のプロセッサを用いた非同期処理の制御を容易にし、データ的高速処理が可能なデータ処理装置を提供することができる。

#### 【0022】

##### 【発明の実施の形態】

以下本発明の実施の形態について図面を参照して詳しく説明する。なお図中同一符号は同一または相当する部材を示す。

#### 【0023】

##### 〔第1の実施の形態〕

図1は、この発明の第1の実施の形態におけるデータ処理装置の概略を示すブロック図である。図を参照して、データ処理装置は、画像データを入力する画像入力装置8と、入力された画像データを画素データごとに各種の処理を行なう処理部9～12と、処理された画像データを紙等の記録媒体に出力する電子写真プリンタもしくはインクジェットプリンタ等からなる画像出力装置13と、メモリ16とを含む。

#### 【0024】

処理部9は画像入力装置8で入力された画像データを画素データごとにLog変換処理を施す。処理部10は、処理部9でLog変換処理が施されたデータにMTF補正処理を施す。処理部11は、処理部10でMTF補正処理がされたデータにガンマ補正処理を施す。処理部12は、処理部11でガンマ補正処理が施されたデータを2値化する。Log変換、MTF補正、ガンマ補正、2値化の4つの処理については、従来技術で説明した処理と同様である。画像入力装置で行なう入力処理と画像出力装置で行なう出力処理とは、従来技術で説明した画像入力装置2および画像出力装置7で行なうそれぞれの処理と同様である。これらについてここでの説明は繰返さない。

#### 【0025】

画像入力装置8、処理部9～12、画像出力装置13（以下「処理部等8～13」と言う）は、メモリ16とデータバスで接続されており、各処理部等8～13は、このデータバスを通じてメモリ16にデータの書込と読出を行なう。メモ

リ 16 は、処理部等 8～13 のすべてが書込または読込が可能な共有メモリである。また、メモリ 16 は、処理部等 8～13 のうちいずれか 1 つで読込または書込ができるようにコントローラ（図示しない）を有している。

#### 【0026】

図 2 は、メモリ 16 に記憶される画像データのデータフォーマットを示す図である。画像データは複数の画素データの集合であり、画素データは、3 ビットの状態フラグ領域と 8 ビットのデータ領域とからなるフォーマットで記憶される。したがって、状態フラグ領域とデータ領域とは、画素データの数だけメモリ 16 に記憶されることになる。

#### 【0027】

なお、状態フラグ領域を 3 [bit] としたのは、処理部等 8～13 が 6 つであることによるものであり、処理部等 8～13 の数により状態フラグ領域を 3 [bit] よりも多くしてもよいし、少なくしてもよい。また、データ領域を 8 [bit] としたのは、画素データが 256 階調で表わされることによるものである。したがって、データ領域は 8 [bit] に限られず、画素データの大きさに合わせたビット数とすればよい。

#### 【0028】

ここで、状態フラグについて説明する。状態フラグとは、画素データが処理部等 8～13 のどの処理までを行なったデータであるのか、または、次に行なう処理はどの処理であるのかを示すフラグである。図 3 は、状態フラグを説明するための図である。状態フラグは、3 桁の 2 進数、すなわち 3 [bit] で表わされる。状態フラグが「000」の場合には、データ領域に記憶されている画素データは、画像入力装置 8 で入力されたデータを表わすとともに、処理部 9 で Log 変換処理が可能なデータであることを示す。状態フラグが「001」の場合には、データ領域に記憶された画素データは、処理部 9 で Log 変換処理が終了したデータであることを示すとともに、処理部 10 で MTF 補正処理が可能なデータであることを示す。同様に、状態フラグが「010」の場合には、MTF 補正処理が終了したデータであってガンマ補正処理が可能なデータであることを示す。状態フラグが「011」の場合には、ガンマ補正処理が終了したデータであって

2 値化処理が可能なデータであることを示す。状態フラグが「100」の場合には、2 値化処理が終了したデータであって、画像出力が可能なデータであることを示す。状態フラグが「111」の場合には、画像出力が終了したデータであることを示す。

【0029】

図4は、メモリ16に必要なメモリ容量を説明するための図である。画像入力装置8で入力される画像データの大きさがA4用紙の大きさであり、画素密度が400 [dpi] である場合には、画素数は横方向に3308 [dot]、縦方向に4678 [dot] 必要となる。1画素に対する画像データは図2を参照して11 [bit] であるので、メモリ16に必要なメモリ容量は $3308 \times 4678 \times 11$  [bit] 必要となる。

【0030】

図5は、メモリ16に記憶されている画像データの状態を説明するための図である。図5 (A) は、画像入力装置8で画像データが入力されてメモリ16に画像データが記憶された状態を示す。この状態での画素データのフラグ領域は、すべて「000」として記憶されている。図5 (B) は、メモリ16に記憶されている画像データの一部に対して、処理部9でLog変換処理がなされた状態を示す。Log変換処理がなされた画素データの状態フラグ領域は「001」に変更されて記憶されている。図5 (C) は、メモリ16に記憶されている画像データの一部に対して、処理部10でMTF補正処理がなされた状態を示す。MTF補正処理がなされた画素データの状態フラグ領域は「010」として記憶されている。図5 (D) は、メモリ16に記憶された画像データの一部に対して、処理部11でガンマ補正処理がなされた状態を示す。ガンマ補正処理がなされた画素データの状態フラグ領域は「011」として記憶されている。図5 (E) は、メモリ16に記憶された画像データの一部に対して、処理部12で2 値化処理がなされた状態を示す。2 値化処理がなされた画素データの状態フラグ領域は「100」として記憶される。図5 (F) は、メモリ16に記憶された画像データのすべての画素データに対して処理部12で2 値化処理がなされた状態を示す。すべての画素データの状態フラグ領域は「100」として記憶されている。

## 【0031】

図6は、処理部9～12で行なわれる処理の流れを示すフロー図である。メモリ16には、画像入力装置8で画像データを読込んだ際に、読込まれた画素データの順に画素データが記憶されている。図を参照して、各処理部9～12は、メモリ16に記憶されている画素データを画像入力装置8で読込まれた順に読込む（ステップS01）。読込まれた画素データと状態フラグのチェックが行なわれる（ステップS02）。状態フラグのチェックとは、読込まれた画素データが、処理可能な画素データであるか否かの判断をするものである。たとえば、図3を参照して、Log変換処理においては、状態フラグが「000」であれば処理可能であり、状態フラグがそれ以外であればLog変換処理を施すことはできない。同様に、MTF補正処理では「001」、ガンマ補正処理では「010」、2値化処理では「011」の状態フラグのときのみそれぞれの処理が可能である。

## 【0032】

読込まれた画素データが処理することができない画素データの場合には（ステップS02でNO）、所定時間待機した後（ステップS03）、再び画素データの読込がされる（ステップS01）。これは、画素データに対してなされる処理はその順番が決まっており、画像入力装置8で読込まれた画素データの順にそれぞれの処理を定められた順序で処理するため、ステップS02で状態フラグのチェックをして処理することができないと判断された場合には、その画素データは前段の処理が未だなされていないことを意味するからである。たとえば、ガンマ補正処理を行なう処理部11では、画素データを読込んで状態フラグのチェックを行なった場合に、処理不可能とされたときの状態フラグは「000」もしくは「001」である。したがって、前段の処理が終了するまで待つて再び画素データを読込むようにすればよい。ステップS03における所定時間とは、前段の処理に必要な時間とすれば十分である。

## 【0033】

状態フラグのチェックにより処理が可能とされた場合には（ステップS02でYES）、処理の実行が行なわれる（ステップS04）。処理が終了すると、処理後の処理データと状態フラグとがメモリ16に書込まれる（ステップS05）

。ここで書込まれる状態フラグとは、図 3 を参照して、ステップ S 0 4 で実行した処理が L o g 変換の場合には「0 0 1」であり、M T F 補正の場合には「0 1 0」であり、ガンマ補正の場合には「0 1 1」であり、2 値化の場合には「1 0 0」である。

#### 【0 0 3 4】

次に処理対象となる画素データの有無が判断され（ステップ S 0 6）、対象となる画素データがある場合にはステップ S 0 1 に進み、上述の処理が繰返され、対象となる画素データがない場合には処理を終了する。

#### 【0 0 3 5】

図 6 のステップ S 0 2 で、読込んだ画素データに処理を施すか否かを状態フラグをチェックすることにより判断したが、画素データに対して実行する処理が M T F 補正の場合には、状態フラグのチェックに加えて次の処理がなされる。図 7 を参照して、M T F 補正は、処理の対象となる画素の周辺の画素の値を用いて処理するため、処理の対象となる画素よりも後の画素については、前段の処理である L o g 変換処理がなされていないおそれがある。たとえば、図 7 に示すごとく、M T F 補正処理を 3 × 3 のマトリックスを用いて行なう場合、処理の対象となる画素を中心とする 3 × 3 のマトリックスで囲まれた画素のすべてについて L o g 変換処理が終了している必要がある。したがって、M T F 補正処理における図 6 のステップ S 0 2 では、処理の対象となる画素の状態フラグとともに、処理の対象となる画素を中心とする 3 × 3 のマトリックスに含まれる画素の状態フラグがすべて「0 0 1」となっているか否かが判断される。このため、図 6 のステップ S 0 1 では、図 7 に示す 3 × 3 のマトリックスに含まれる 9 つの画素データが読込まれることになる。

#### 【0 0 3 6】

本実施の形態においては、メモリ 1 6 に記憶される画素データを画素データごとに状態フラグ領域とデータ領域を持つフォーマット（図 2 参照）としたが、複数の画素データに対して状態フラグを 1 つ設け、1 つの状態フラグ領域と複数のデータ領域とからなるフォーマットを用いてもよい。図 8 に、1 つの状態フラグ領域と複数のデータ領域とを有するフォーマットの例を示す。図 8 に示すフォー

マットは、たとえば、1ライン分の画素データに対して1つの状態フラグを持つ場合や、画素データを3×3または5×5等のマトリックスに分割し、それらのマトリックスに含まれる画素データごとに状態フラグを1つ持つ場合等に有効である。図8に示すフォーマットを用いる場合には、各処理部9～12では、図8に示すフォーマットごとに画素データを読み込みそれぞれの処理を実行する。

【0037】

このように、複数の画像データに対して1つの状態フラグを持つようにすれば、メモリ16のメモリ容量を削減することが可能となる。

【0038】

以上説明したように本実施の形態におけるデータ処理装置は、複数の処理部に対して1つの共有メモリを用い、共有メモリに記憶される画素データに状態フラグを対応づけて記憶するようにしたので、メモリ容量を削減することができる。さらに、各処理部においては、画素データに対応づけられた状態フラグを見ることにより、その画素データが処理可能か否かの判断ができるので、各処理部間で同期をとらずに非同期で処理を実行させることができ、非同期処理の制御が容易となる。

【0039】

〔第2の実施の形態〕

図9は第2の実施の形態におけるデータ処理装置の概要を示すブロック図である。第2の実施の形態におけるデータ処理装置は、第1の実施の形態におけるデータ処理装置に状態制御部20を付加した構成となっている。状態制御部20は、画像入力装置、処理部15～18、および画像出力装置と接続されており、これらに対して制御を行なう。状態制御部20と処理部15～18の処理の他は、第1の実施の形態におけるデータ処理装置と同様であるのでここでの説明は繰返さない。

【0040】

図10は、状態制御部20で行なわれる状態制御処理の流れを示すフロー図である。状態制御部20はまず、メモリ16の状態フラグ領域を「000」に書換えることで、状態フラグを初期化する（ステップS10）。次に、状態制御部2

0は、図5において説明したメモリ16の状況を常に監視しており、各処理部15～18に対して、処理対象となる画素データのアドレスを送信する（ステップS11）。各処理部15～18では、状態制御部20から受信したアドレスをもとにメモリ16にアクセスし画素データを読み込みそれぞれの処理を実施する。各処理部15～18で処理が終了すると状態制御部20に対して終了信号を送信する。状態制御部20では、各処理部15～18より終了信号を受信するまで待機状態となり（ステップS12）、いずれかの処理部15～18より終了信号を受信すると、終了信号を送信した処理部が処理した画素データに対応した状態フラグ領域を書換える（ステップS13）。たとえば、MTF補正処理を行なう処理部16に対して画素データnのアドレスAnを送信している場合、ステップS12で処理部10より終了信号を受信したときには、ステップS13で画素データnが記憶されているメモリ16の状態フラグ領域を「010」に書換える。

#### 【0041】

次に、最終画素データ、すなわち、画像入力装置8で最後に読み込まれた画素データの状態フラグが「100」であるか否かを判断し、「100」である場合には、ステップS15に進み、そうでない場合にはステップS11に進み、ステップS11からステップS13までの処理を繰り返す。

#### 【0042】

最終画素データの状態フラグが「100」である場合とは、すべての画素データについて、2値化処理が終了したこと、すなわちすべての処理が終了したことを示す。

#### 【0043】

ステップS15では、画像出力装置13に対して、メモリ16に記憶されている画像データを出力する指示がなされる。画像出力装置13でメモリ16に記憶されている画像データの印刷出力が終了すると、メモリ16に記憶されている画素データのすべてのフラグ領域が「100」から「111」に書換えられる（ステップS16）。その後処理を終了する。

#### 【0044】

図11は、各処理部15～18における処理の流れを示すフロー図である。図

を参照して、処理部 15～18 では、状態制御部 20 からの指示を待つ（ステップ S20）。状態制御部からの指示とは、図 10 に示した状態制御処理のステップ S11 において送信される画素データのアドレスを示す。状態制御部 20 よりアドレスを受信すると、メモリ 16 の該当アドレスにアクセスして画像データを読み込み（ステップ S21）、処理を実行する（ステップ S22）。ここで言う処理とは、Log 変換、MTF 補正、ガンマ補正、2 値化のいずれかの処理である。

#### 【0045】

読み込まれた画像データに対する処理が終了すると、処理を施した処理データをメモリ 16 に書込む。このとき書込を行なうアドレスは、ステップ S20 で状態制御部 20 から受信したアドレスである。メモリ 16 への書込が終了すると、状態制御部 20 に対して終了信号を送信する（ステップ S24）。

#### 【0046】

このように、第 2 の実施の形態におけるデータ処理装置は、状態制御部 20 により各処理部 15～18 における進捗を把握するようにして各処理部 15～18 を制御するようにしたので、各処理部 15～18 は他の処理部と同期をとることなく非同期で処理を実行することができる。

#### 【0047】

##### 〔第 3 の実施の形態〕

図 12 は、第 3 の実施の形態におけるデータ処理装置の概要を示すブロック図である。第 3 の実施の形態におけるデータ処理装置は、第 2 の実施の形態におけるデータ処理装置に領域判別部 30 を付加した構成となっている。その他の構成については、第 2 の実施の形態におけるデータ処理装置と同様であるのでここでの説明は繰返さない。

#### 【0048】

領域判別部 30 は、画像入力装置 8 で入力された画素データに対して、処理部 15 で行なわれる Log 変換処理を行なう前に画素データがベタ画像の画素データであるか否かを判別する処理を行なう。

#### 【0049】

図13は、領域判別部30で行なわれる領域判別処理の流れを示すフロー図である。図を参照して、領域判別処理は、状態制御部20より指示があるまで待機状態となる（ステップS40）。ここで言う状態制御部よりの指示とは、図10に示す状態制御処理のステップS11において状態制御部20から出力する画素データのアドレスの受信を言う。状態制御部より画像データのアドレスを受信すると（ステップS40でYES）、メモリ16より受信したアドレスに該当する画像データとその画素データの周辺の画素データ、たとえば受信したアドレスに該当する画素データを中心とする3×3のマトリックスに含まれる画素データを讀込む（ステップS41）。

【0050】

次に讀込まれた画素データをもとに3×3のマトリックス領域がベタ画像であるか否かの判断がなされる（ステップS42）。ベタ画像とは、本実施の形態における画像入力装置8で入力される画像データがモノクロであるので、3×3のマトリックスに含まれる画素データがすべて同じ値となることを言う。なお、画像入力装置8で入力される画像データがカラーの場合は、ベタ画像とは、3×3のマトリックスに含まれる画像データの彩度と輝度とがともに同じ値となる画像データを言う。

【0051】

ステップS42でベタ画像と判断された場合には、状態制御部20に書換信号を出力する（ステップS44）。ベタ画像でないと判断された場合には（ステップS42でNO）、状態制御部20に書換不要信号を出力する（ステップS43）。そしてその後処理を終了する。

【0052】

状態制御部20では、図10で示した状態制御処理が行なわれるが、ステップS12において、領域判別部30からは終了信号ではなく書換信号または書換不要信号のいずれかを受信することになる。そして、書換信号を受信した場合には、ステップS13において、状態フラグを「100」に書換え、ステップS12で書換不要信号を受信した場合には、ステップS13で状態フラグを「001」に書換える。

【0053】

図14は、第3の実施の形態における状態フラグを示す図である。図を参照して、領域判別処理において、ベタ画像と判断された場合には、状態フラグが「100」に書換えられるため、状態フラグが「100」に書換えられた画像データは、次に行なわれる処理は2値化処理となる。

【0054】

以上説明したとおり、第3の実施の形態におけるデータ処理装置は、領域判別部30において画素データがベタ画像か否かを判断し、ベタ画像の場合にはその画素データに対するLog変換、MTF補正、ガンマ補正の3つの処理を行なわないようにしたので、途中の処理を省略することにより、データ処理の高速化を図ることができる。

【0055】

〔第4の実施の形態〕

図15は、第4の実施の形態におけるデータ処理装置の概要を示すブロック図である。第4の実施の形態におけるデータ処理装置は、第3の実施の形態におけるデータ処理装置がモノクロデータを処理するのに対し、カラーデータを処理することができるデータ処理装置である。第4の実施の形態におけるデータ処理装置は、カラー画像を入力可能な画像入力装置40と、カラー画像を出力可能な画像出力装置44と、色変換、MTF補正、ガンマ補正の3つの処理をそれぞれ行なう処理部41～43と、状態制御部45と、領域判別部46と、メモリ47とを含む。

【0056】

画像入力装置40は、CCD等の光電変換素子で読取った画像データをメモリ16に記憶する。画像データは、1つの画素に対してR（赤）、G（緑）、B（青）の3つのデータからなる。処理部41で行なわれる色変換処理は、R、G、Bの3つのデータをY（イエロー）、M（マゼンタ）、C（シアン）、K（ブラック）の4つのデータに変換する。したがって、色変換処理が行なわれた後の画像データは、1つの画素に対してY、M、C、Kの4つのデータからなるので、モノクロの場合に比べて、約4倍となる。

## 【0057】

図16は、第4の実施の形態におけるメモリ47に記憶される画像データのフォーマットを示す図である。第4の実施の形態におけるデータ処理装置で扱われる画素データは、1つの画素に対してR、G、Bの3つのデータあるいは、Y、M、C、Kの4つのデータである。したがってデータフォーマットは、1つの画素に対して、3 [bit] の1つの状態フラグ領域と、8 [bit] の4つのデータ領域からなる。したがって、1画素に対する画素データは、3 [bit] の状態フラグ領域と、32 [bit] のデータ領域との計35 [bit] でメモリ47に記憶される。たとえば、画像入力装置40で入力された画素データは、状態フラグ「000」が状態フラグ領域に記憶され、データ領域の最初の8 [bit] にRデータ、次の8 [bit] にGデータ、次の8 [bit] にBデータが記憶される。そして、処理部41で色変換処理がなされた後は、状態フラグ「010」が状態フラグ領域に記憶され、データ領域の最初の8 [bit] にYデータ、次の8 [bit] にMデータ、次の8 [bit] にCデータ、次の8 [bit] にKデータが記憶される。

## 【0058】

第4の実施の形態における状態制御部45、処理部41～43、領域判別部46は、取扱うデータがカラーデータである点で、モノクロデータを取扱う第3の実施の形態における状態制御部20、処理部9～12、領域判別部30と異なる。その他の点については第3の実施の形態におけるデータ処理装置と同様であるので、ここでの説明は繰返さない。

## 【0059】

領域判別部46は、画素データがベタ画像の領域に含まれる画素データであるか否かを判断する処理を行なう。この処理は、第2の実施の形態の領域判別部30の領域判別処理として説明した図13の処理を適用することができる。ただし、ステップS42において、ベタ画像か否かの判断は、判別の対象となる画素データを中心とした3×3のマトリックスの範囲に含まれる画素データの彩度と輝度がすべて同じか否かでベタ画像を判断する。彩度と輝度がすべて同じ場合にはベタ画像とし、そうでない場合にはベタ画像としない。彩度と輝度は、3×3の

マトリックスの範囲に含まれる画素データの R, G, B の 3 つのデータを用いて計算される。

【0060】

図 17 は、第 4 の実施の形態におけるデータ処理装置の状態フラグを示す図である。図を参照して、領域判別部 46 で、画素データがベタ画像と判断された場合には、状態フラグは「100」に書換えられ、そうでない場合には「001」に書換えられる。したがって、画素データがベタ画像である場合には、色変換、MTF 補正、ガンマ補正の 3 つの処理は行なわれないことになる。

【0061】

以上説明したとおり、第 4 の実施の形態におけるデータ処理装置は、カラーの画像データに対して、画素データごとに状態フラグを 1 つ設けてメモリに記憶し、複数の処理部でメモリに記憶された画素データを処理するようにしたので、カラー画像を取扱う場合においても、メモリの容量を削減することができる。さらに、画素データが、ベタ画像である場合には、色変換、MTF 補正、ガンマ補正を行なわないようにしたので、画像データがカラーの場合においても、データ処理の高速化を図ることができる。

【0062】

なお、第 4 の実施の形態における領域判別部 46 を省いた構成、または、状態制御部 45 と領域判別部 46 とを省いた構成とすることも可能であることは言うまでもない。

【0063】

さらに、第 4 の実施の形態における画素データのフォーマットを、1 つの画素データに対して状態フラグを 1 つ設けるようにしたが複数の画素データに対して 1 つの状態フラグを設けるフォーマットとしてもよい。たとえば、1 ライン分の画素データに対して 1 つの状態フラグを持つフォーマットや、画像データを 3 × 3 のマトリックスで分割し、3 × 3 の範囲に含まれる画素データに対して 1 つの状態フラグを有するフォーマットとしてもよい。

【0064】

今回開示された実施の形態はすべての点で例示であって制限的なものではない

と考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【図 1】

第 1 の実施の形態におけるデータ処理装置の概略を示すブロック図である。

【図 2】

第 1 の実施の形態における画素データのフォーマットを示す図である。

【図 3】

第 1 の実施の形態におけるデータ処理装置で取扱う状態フラグを示す図である。

【図 4】

メモリ 16 のメモリ容量を説明するための図である。

【図 5】

メモリ 16 に記憶されるデータの経時的変化を示す図である。

【図 6】

処理部 9 ～ 12 で行なわれる処理の流れを示すフロー図である。

【図 7】

MTF 補正処理に用いられる画素データを説明するための図である。

【図 8】

メモリ 16 に記憶される画素データのフォーマットの変形例を示す図である。

【図 9】

第 2 の実施の形態におけるデータ処理装置の概略を示すブロック図である。

【図 10】

第 2 の実施の形態における状態制御部 20 で行なわれる状態制御処理の流れを示すフロー図である。

【図 11】

第 2 の実施の形態における処理部 15 ～ 18 で行なわれる処理の流れを示すフロー図である。

【図 1 2】

第 3 の実施の形態におけるデータ処理装置の概略を示すブロック図である。

【図 1 3】

第 3 の実施の形態における領域判別部 3 0 で行なわれる領域判別処理の流れを示すフロー図である。

【図 1 4】

第 3 の実施の形態におけるデータ処理装置で用いられる状態フラグを示す図である。

【図 1 5】

第 4 の実施の形態におけるデータ処理装置の概略を示すブロック図である。

【図 1 6】

第 4 の実施の形態におけるメモリ 4 7 に記憶される画素データのフォーマットを示す図である。

【図 1 7】

第 4 の実施の形態におけるデータ処理装置で扱われる状態フラグを示す図である。

【図 1 8】

従来のデータ処理装置の概略を示すブロック図である。

【図 1 9】

複数の処理ブロックで行なわれる非同期処理を説明するためのブロック図である。

【符号の説明】

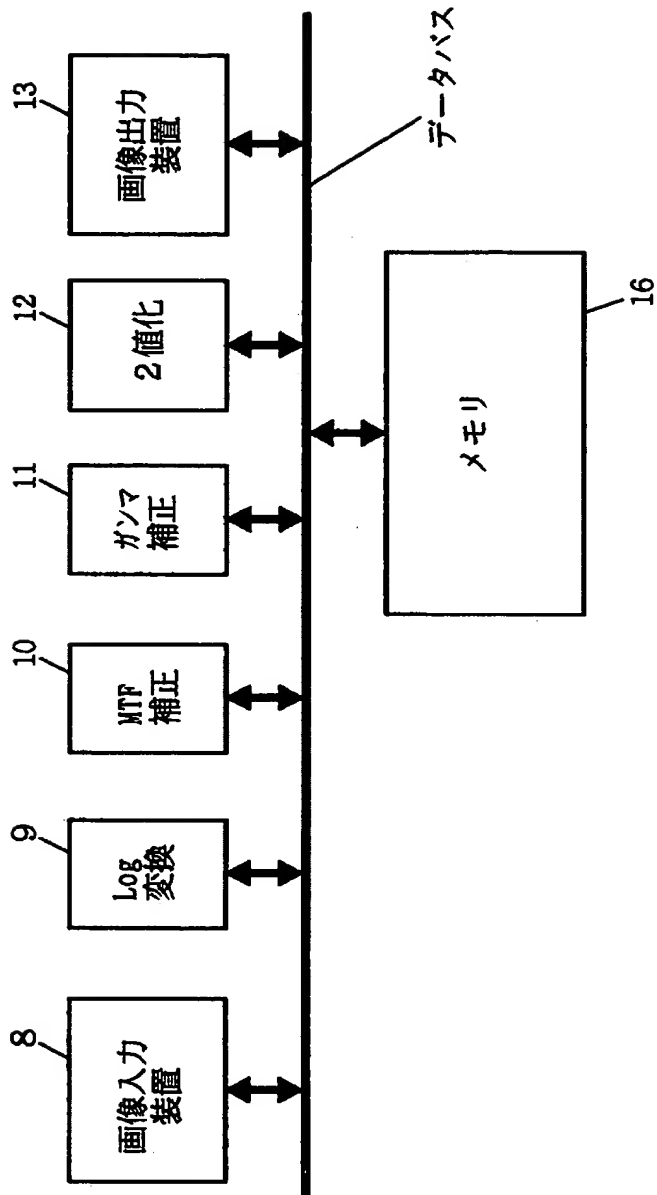
- 8 画像入力装置
- 9 Log 変換を行なう処理部
- 1 0 MTF 補正処理を行なう処理部
- 1 1 ガンマ補正処理を行なう処理部
- 1 2 2 値化処理を行なう処理部
- 1 3 画像出力装置
- 1 6 メモリ

2 0 状態制御部

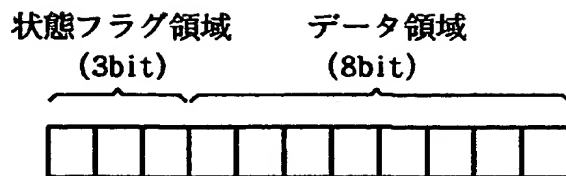
3 0 領域判別部

【書類名】 図面

【図 1】



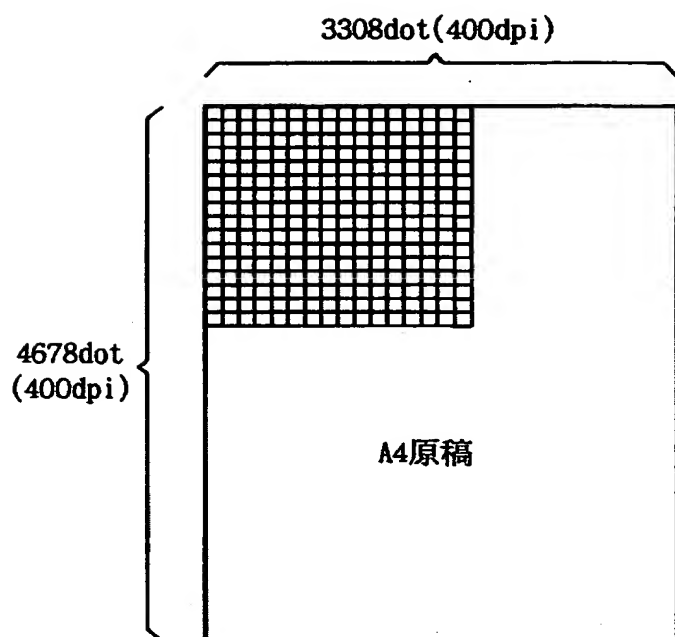
【図 2】



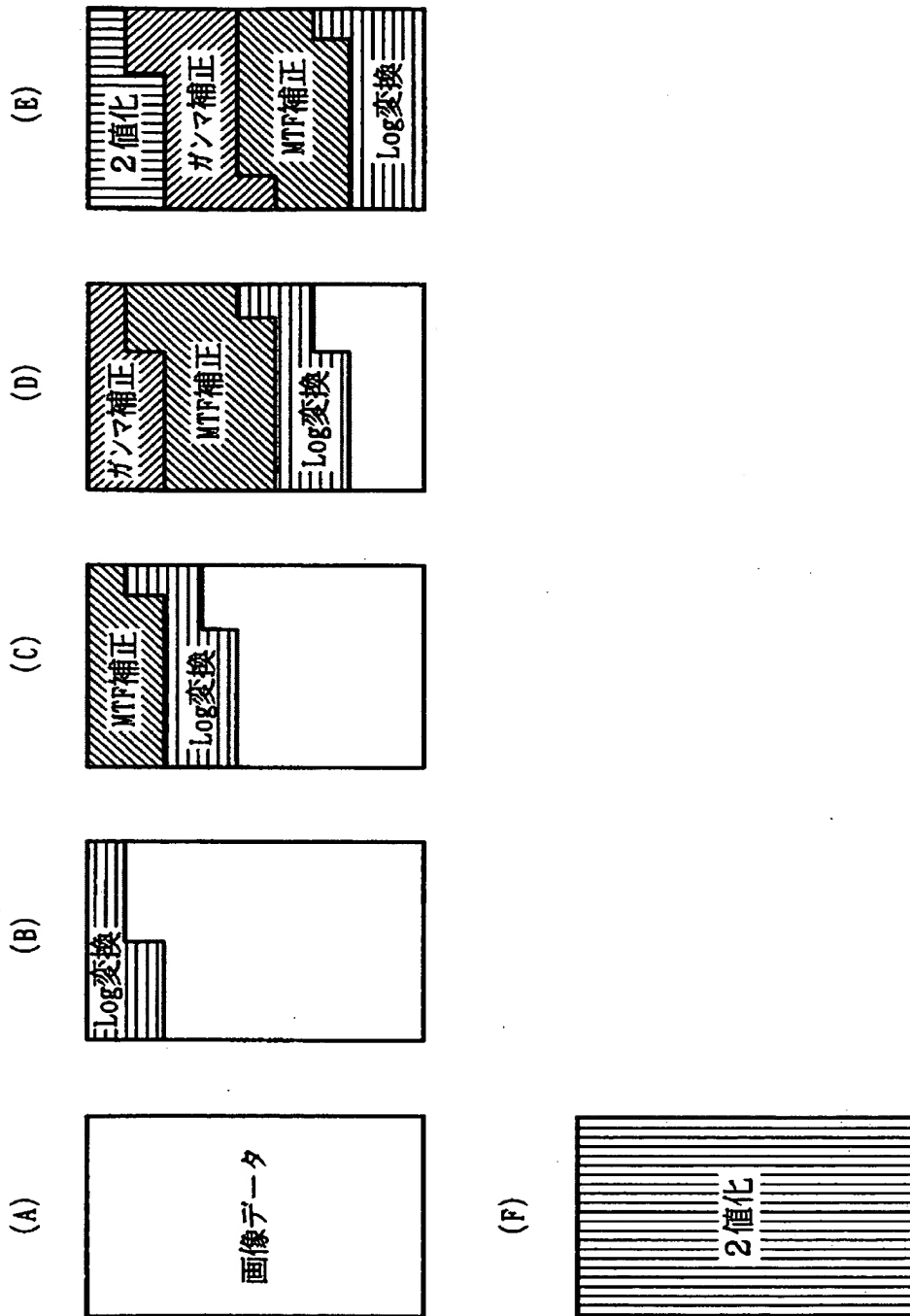
【図 3】

処 理	処理可能 フラグ	処理済 フラグ
Log変換	0 0 0	0 0 1
MTF補正	0 0 1	0 1 0
ガンマ補正	0 1 0	0 1 1
2 値化	0 1 1	1 0 0
出 力	1 0 0	1 1 1

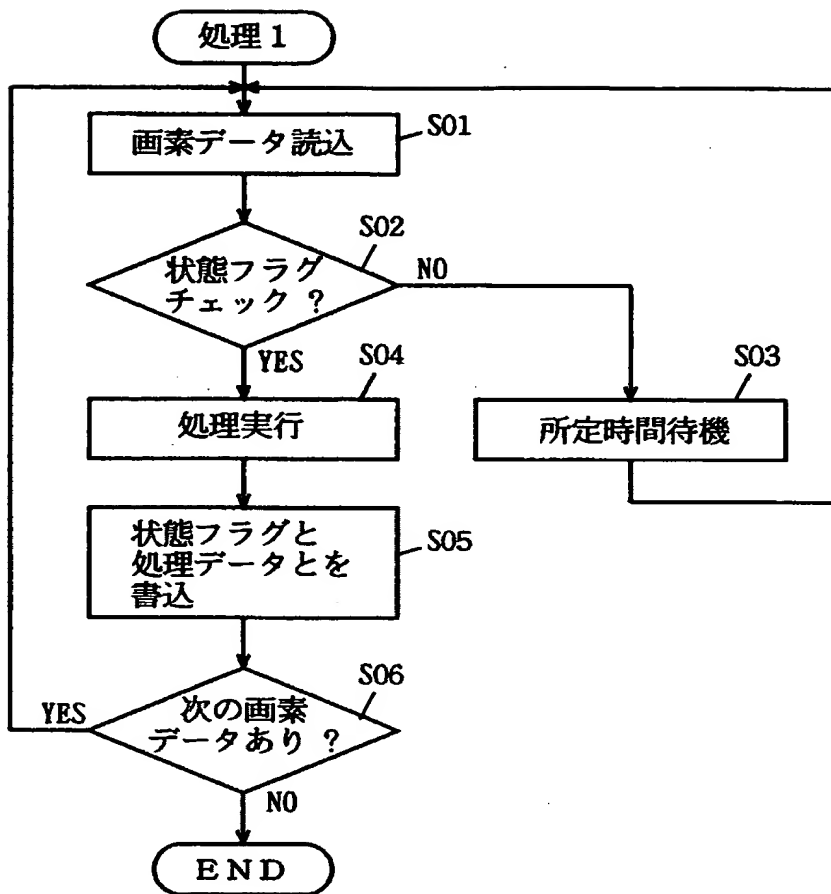
【図 4】



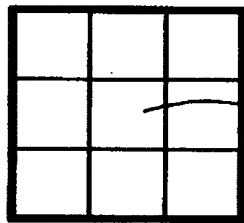
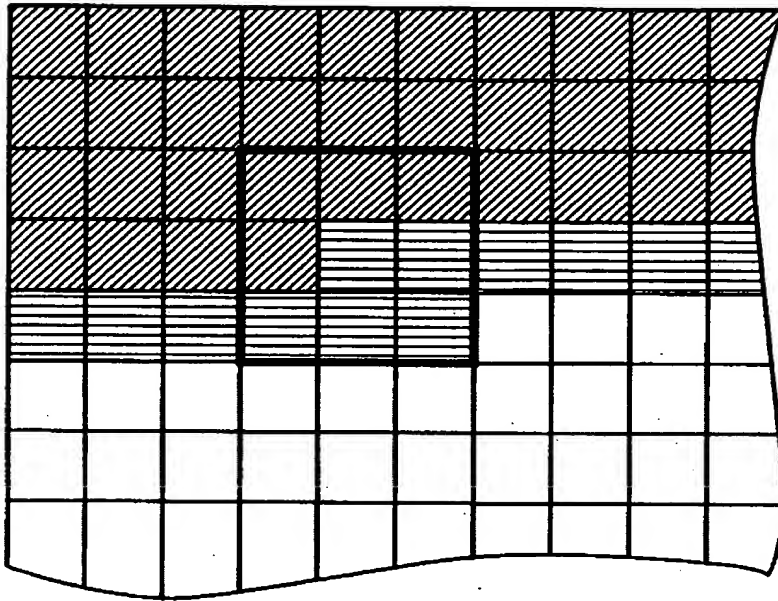
【図 5】



【図 6】



【図 7】



MTF補正処理画素

3×3マトリクス

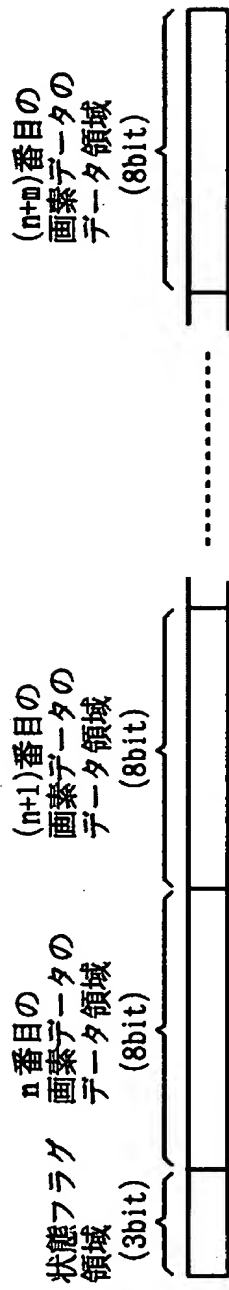


Log変換処理済画素

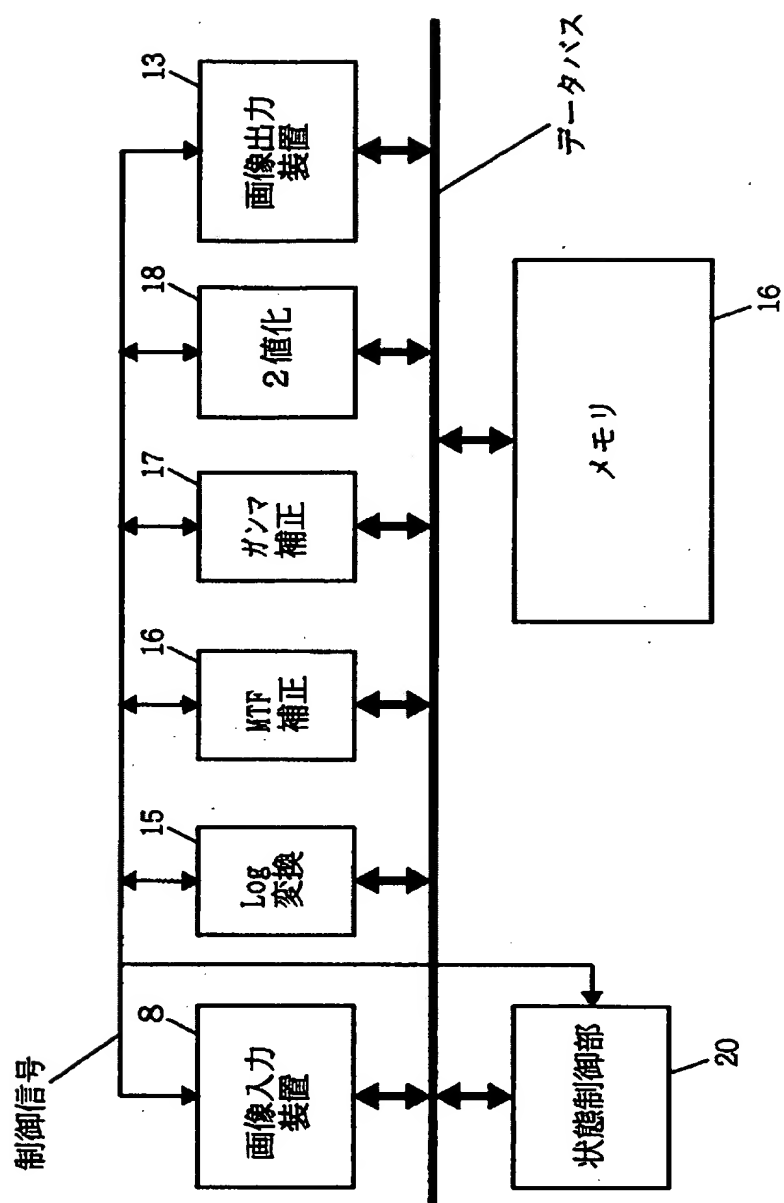


MTF補正処理済画素

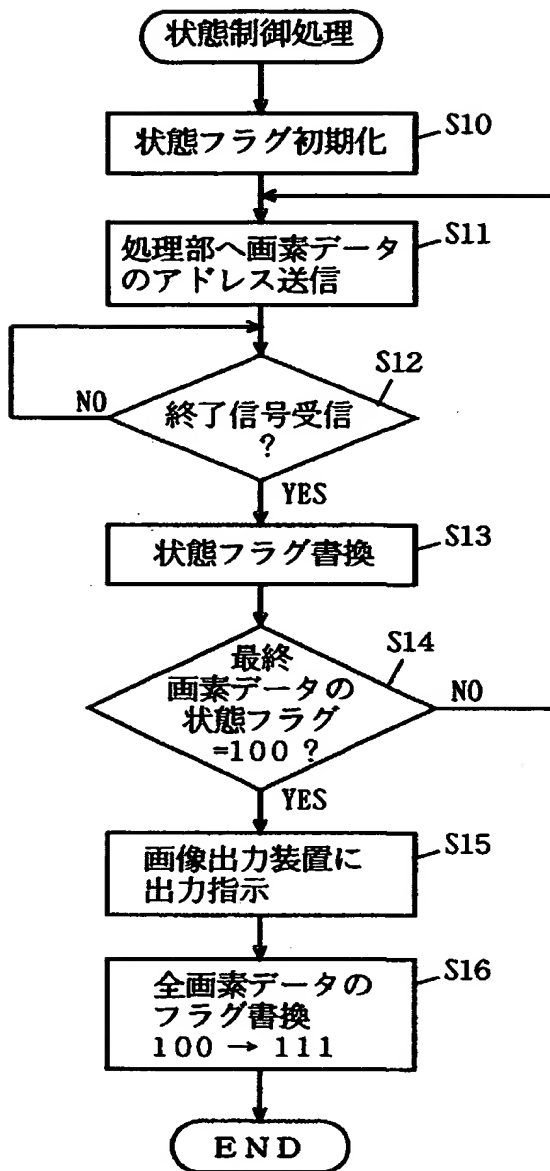
【図 8】



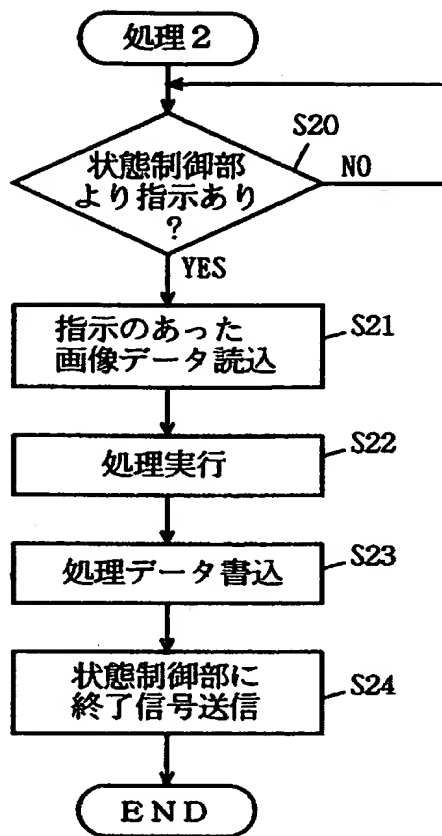
【図 9】



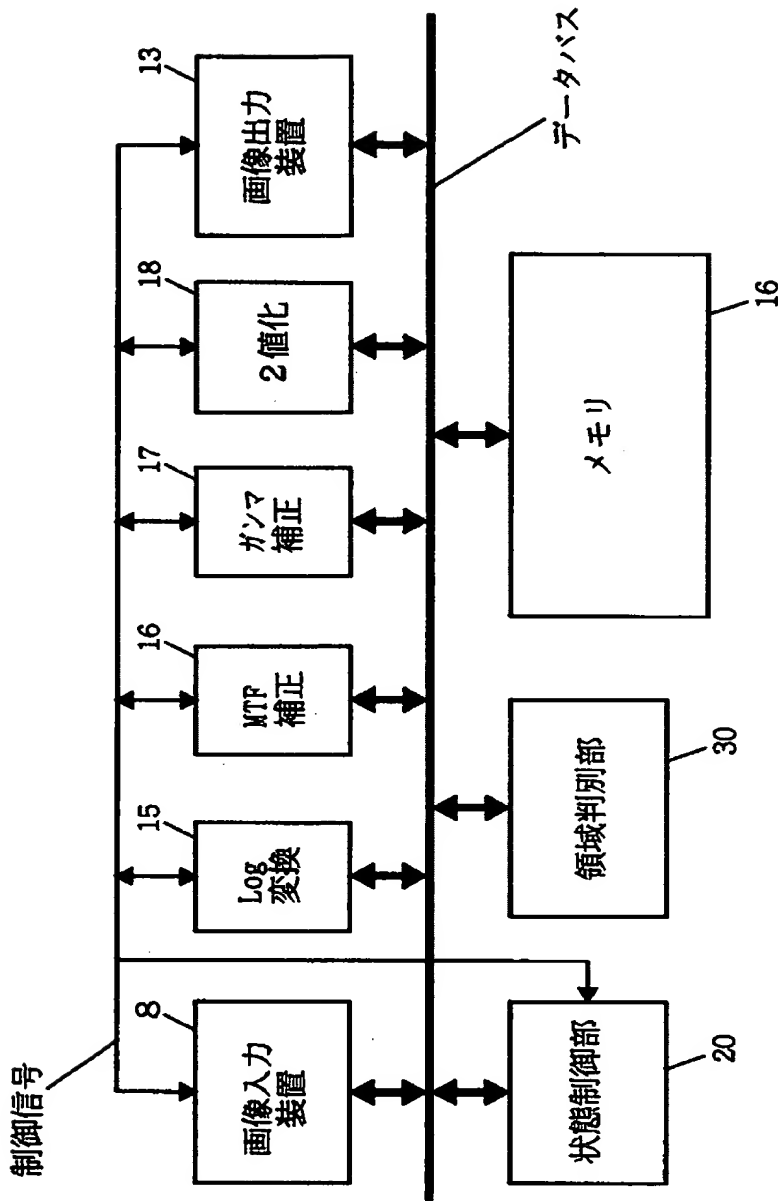
【図 1 0】



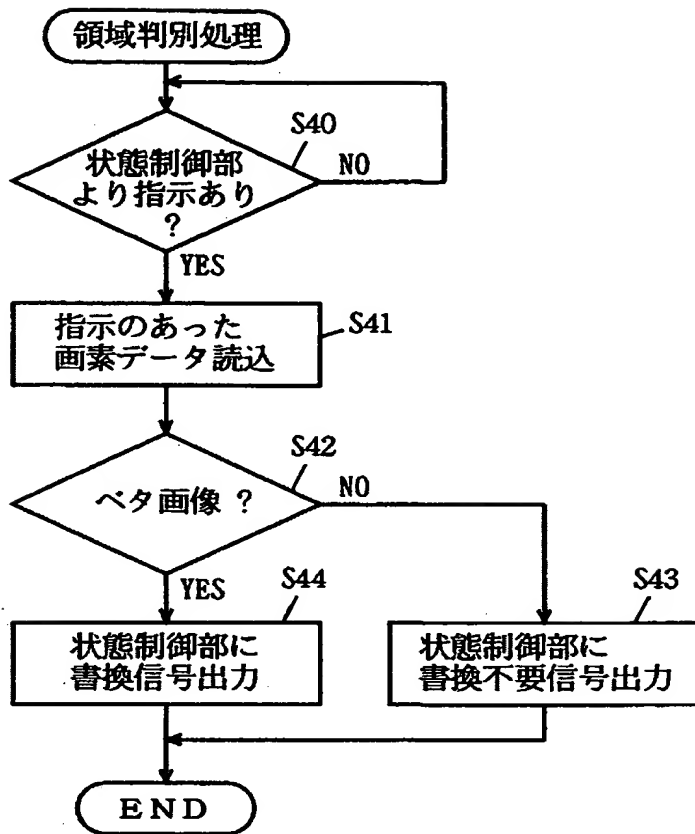
【図 1 1】



【図 1 2】



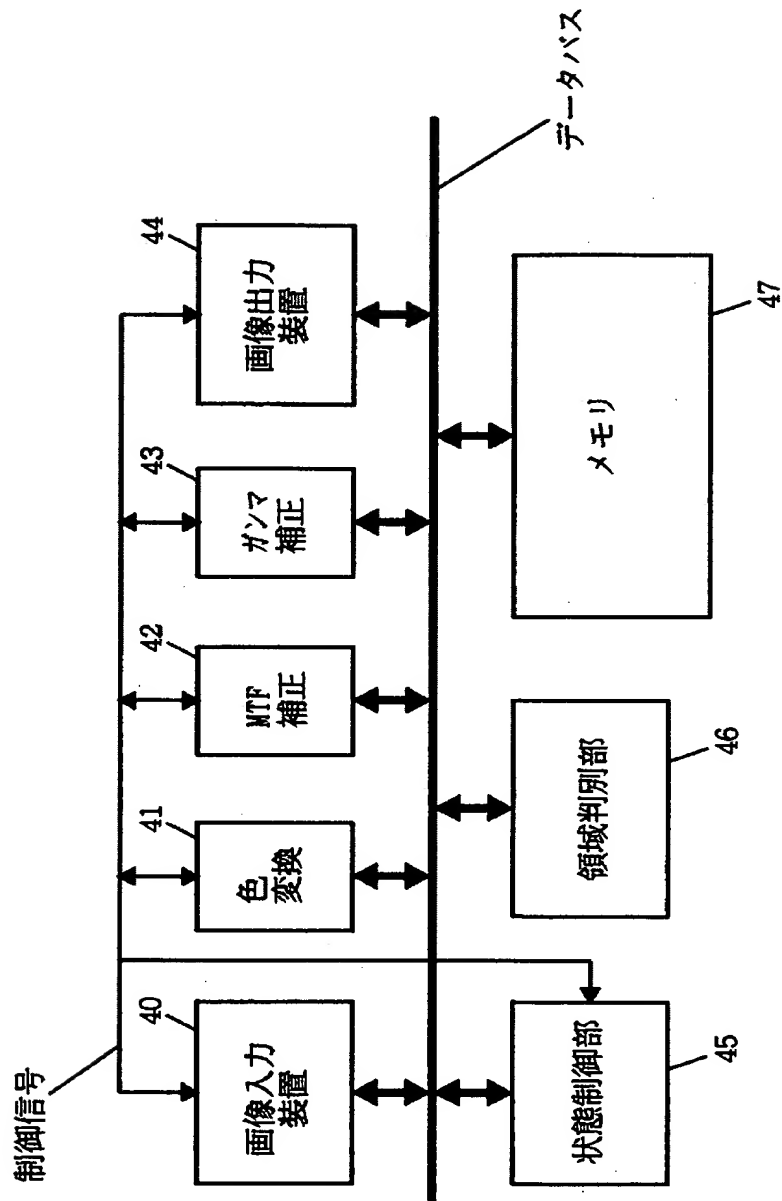
【図 1 3】



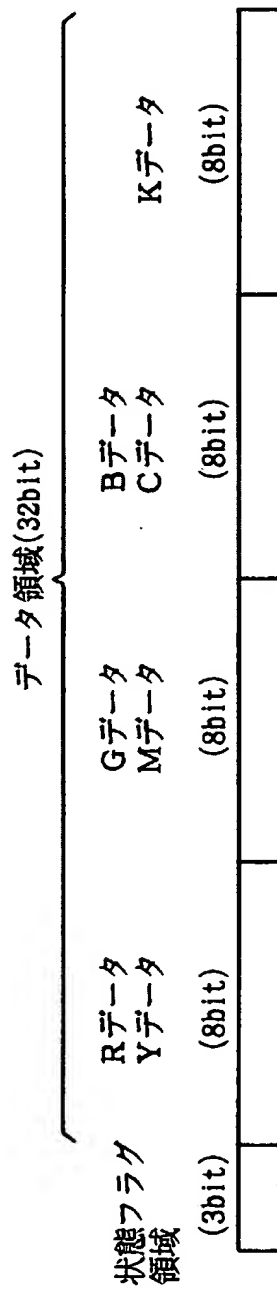
【図 1 4】

処 理	処理可能 フラグ	処理済 フラグ
領域判別	0 0 0	0 0 1
		1 0 0
Log変換	0 0 1	0 1 0
MTF補正	0 1 0	0 1 1
ガンマ補正	0 1 1	1 0 0
2 値化	1 0 0	1 0 1
出 力	1 0 1	1 1 1

【図 15】



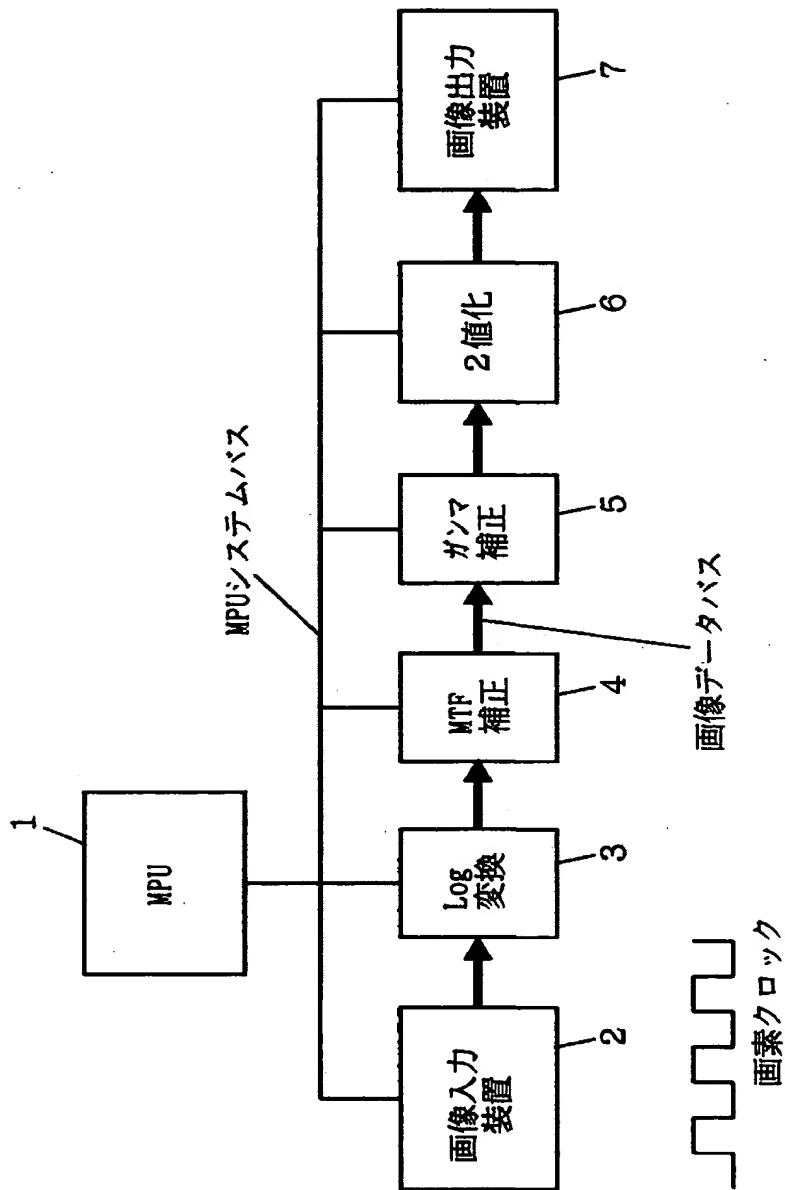
【図 1 6】



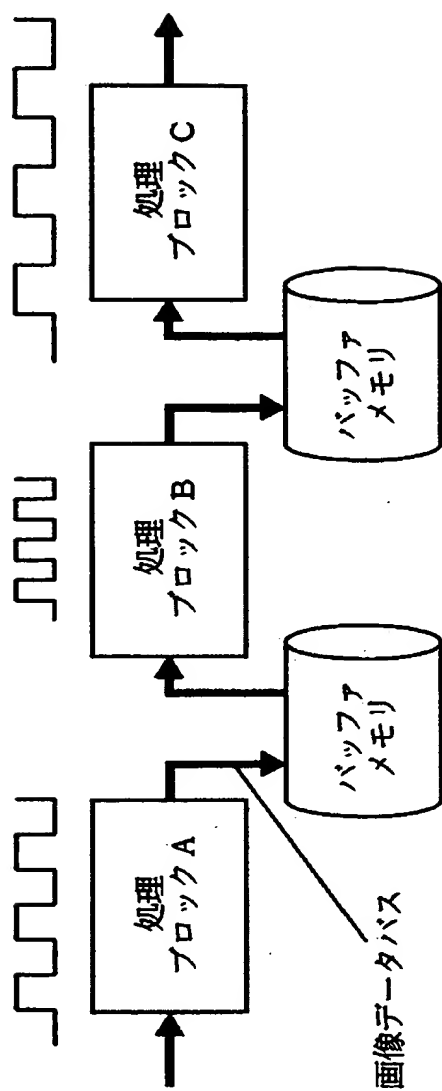
【図 1 7】

処 理	処理可能 フラグ	処理済 フラグ
領域判別	0 0 0	0 0 1
		1 0 0
色変換	0 0 1	0 1 0
MTF補正	0 1 0	0 1 1
ガンマ補正	0 1 1	1 0 0
出 力	1 0 0	1 1 1

【図18】



【図 19】



【書類名】 要約書

【要約】

【課題】 複数の処理を複数のプロセッサを用いて非同期処理するデータ処理装置において、メモリ容量の削減および原価低減を可能とすること。

【解決手段】 画像入力装置8で入力された画像データは、画素データごとに状態フラグを付加してメモリ16に記憶される。処理部9～12では、それぞれLog変換、MTF補正、ガンマ補正、2値化の処理を非同期で行なう。領域判別部30は、画素データがベタ画像であるか否かを判断する。メモリ16に記憶された画素データに付加して記憶されている状態フラグは、処理部9～12および領域判別部30で行なわれる処理が終了したか否かを示す。状態制御部20は、メモリ16に記憶された状態フラグを監視し、各処理部9～12および領域判別部30に対して、処理すべき画素データを指示する。

【選択図】 図12

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000006079

【住所又は居所】 大阪府大阪市中央区安土町二丁目3番13号 大阪  
国際ビル

【氏名又は名称】 ミノルタ株式会社

【代理人】 申請人

【識別番号】 100064746

【住所又は居所】 大阪府大阪市北区南森町2丁目1番29号 住友銀  
行南森町ビル 深見特許事務所

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【住所又は居所】 大阪府大阪市北区南森町2丁目1番29号 住友銀  
行南森町ビル 深見特許事務所

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100096792

【住所又は居所】 大阪府大阪市北区南森町2-1-29 住友銀行南  
森町ビル 深見特許事務所

【氏名又は名称】 森下 八郎

出 願 人 履 歴 情 報

識別番号

[000006079]

1. 変更年月日 1994年 7月20日

[変更理由] 名称変更

住 所 大阪府大阪市中央区安土町二丁目3番13号 大阪国際ビル  
氏 名 ミノルタ株式会社